

CPO量產箭在弦上 光/電整合系統級挑戰不可小覷

文 | 廖專崇

台積電COUPE平台將於2026年量產，推動矽光子與CPO(共同封裝光學)技術快速發展。CPO將光學與運算晶片高度整合，使測試從單純電性轉為光、電、熱等系統工程。由於整合度高且無法事後替換，產業正面臨嚴峻考驗，良率、測試效率與可靠度將是能否大規模部署的關鍵。

隨著台積電正式宣示COUPE平台的產品即將於2026年下半年正式量產，矽光子終於不再只聞樓梯響。然而，僅在二至三年前，短距離的光通訊還被認為是明日的技術，但AI的高速發展，讓矽光子與共同封裝光學(Co-Packaged Optics, CPO)成為必須急速導入量產的技術。只是，當光學元件逐步靠近高功耗運算晶片，產業面對的問題已不再只是能不能把光放進封裝，而是整套光電系統能否被穩定製造、測試及長時間運作。

從故障分析與研發驗證端觀察，宜特科技故障分析工程處處長沈士雄博士(圖1)認為，目前CPO的發展很大程度仍由頻寬需求推動。當資料傳輸量持續增加，以銅線為主的高速電訊號不只難以傳遠，導線之間的干擾也隨速度提高而更加嚴重；但從驗證角度來看，採用光通訊的CPO，可以突破目前銅線傳輸的瓶頸，但CPO亦使半導體測試由過去相對清楚的電性問題，轉

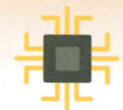
變成光、電、熱、機械及封裝彼此交互影響的系統工程。

LPO率先放量

CPO仍處於有限量產與生態建立期

從技術定義上來觀察，嚴格的CPO指的是晶片之間的光電共同封裝與高速傳輸架構，但事實上要一步到位無異緣木求魚，因此就技術發展上，Linear Pluggable Optics(LPO)、Near-Packaged Optics(NPO)就是現階段可以提升傳輸頻寬，但在技術上門檻較低的解決方案，如果從2026年的產業位置來看，沈士雄認為LPO相對成熟，目前800G產品已具有一定出貨規模；NPO則位於將光學模組進一步靠近交換器ASIC的中間位置，雖可藉由縮短電訊號傳輸距離改善能耗，但面對後續CPO更高整合度及更佳每bit功耗表現，長期定位相對尷尬。

沈士雄觀察，若從LPO、NPO與CPO三



種架構來看，未來較可能形成LPO與CPO並存的局面：LPO仍具有成本及可維修性的優勢，CPO則面向高頻寬、高效能及高密度市場；NPO技術與成本相對尷尬，可能成為首先被壓縮的架構。不過，即使CPO持續成熟，要完全取代LPO仍需要相當長時間，成本、良率、維修性與生態系成熟度都會影響實際導入速度。

摸著石頭過河

CPO測試必須「左移」

從沈士雄強調，CPO對傳統半導體測試流程最大的改變之一，是測試時間點必須提前。傳統IC製造可以在晶圓測試與最終測試階段篩選不良品，但CPO將高價值的交換器ASIC、Photonic IC、光引擎與光纖介面整合在一起，一旦封裝完成後才發現其中某個元件失效，幾乎不可能像可插拔模組一樣拆下單一元件更換。因此以左移形容CPO的測試趨勢：「所有事情都要往前做，測試也要往前。」

目前產業正發展類似Insertion 1至Insertion 4的分階段測試概念。首先在Photonic IC仍處於晶圓階段時，就要確認光學元件是否正常，只讓通過測試的Known Good Die進入下一階段；電性元件也必須先經篩選。當光子晶片與其他元件組成光學引擎(Optical Engine)後，再進行一次完整驗證，形成所謂Known Good Optical Engine，最後才與ASIC組成CPO，並進行最終系統測試。

換句話說，CPO的測試邏輯正在由封



沈士雄認為，CPO發展由頻寬驅動，未來將與LPO並存。因整合度高且無法事後替換，測試必須「左移」分階段進行，而熱管理與多物理場交互作用則是量產的最大驗證難題

裝完成後找出壞品，改成每增加一層整合之前，都先證明前一層是好的。這套方法看似合理，實務上卻會大幅提高測試複雜度。尤其光學測試不像一般數位IC只需大量平行量測電性訊號。CPO可能包含數十甚至更多光通道，每一條通道都必須確認光是否正確耦合、是否存在漏光或損耗異常。

沈士雄直言，過去幾十年半導體測試幾乎都是電的問題，CPO是一個複雜的光電整合技術，也就是說，未來的故障模式可能無法再清楚切割成純電性、純光學或純機械問題，而要從多物理場交互作用中尋找真正的問題。對量產而言，這會形成另一個現實問題：測試本身不能成為產能瓶頸。因此，未來除了提高CPO良率之外，如何建立更高效率、自動化且可平行處理

的光學測試流程，將直接決定CPO能否由少量高價產品真正跨入規模化部署。

冰塊放在火爐旁 熱成CPO最棘手驗證難題

若要從眾多量產障礙中挑出目前最難處理的一項，沈士雄首先點出的是熱管理。CPO的價值在於把光學元件盡可能靠近交換器ASIC或GPU/XPU，縮短高速電訊號傳輸距離；然而運算晶片本身恰恰又是封裝中最大的熱源。光學元件不發熱，因此元件像冰塊，但旁邊的GPU、CPU等就像火爐。

光與運算晶片愈靠近，電性傳輸功耗固然可以下降，但光學元件受到高溫影響的程度也愈高，雷射、調變器與耦光介面的穩定度都可能因此改變。目前產業正評估在不同元件之間加入熱隔離材料，以及透過液冷等方式處理整體封裝熱負載。

但對驗證業者而言，真正的問題不只是

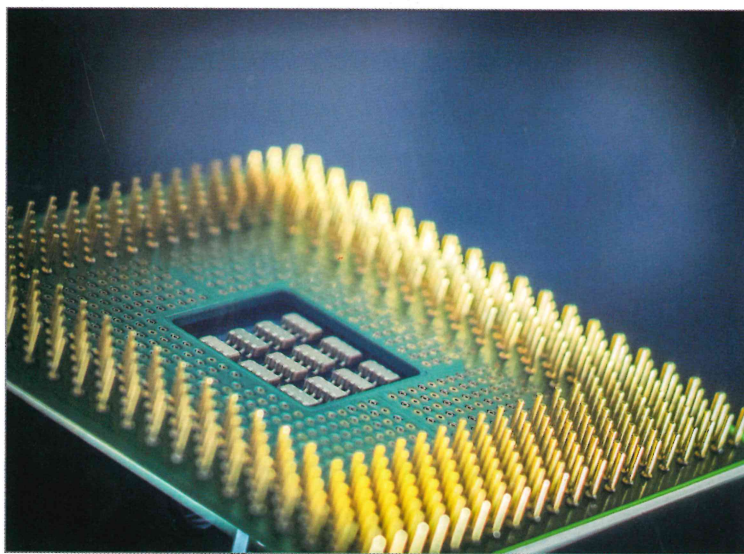
溫度有沒有降下來，還包括經過長時間熱循環後，光學對準是否產生偏移、不同材料熱膨脹係數是否造成應力，以及電性、光學效能是否仍維持在規格範圍內。因此CPO進入量產前，不只需要功能測試，更需要完整可靠度驗證，證明產品在預期壽命期間仍能維持穩定表現。

CPO量產真正門檻 是每一層都不能出錯

CPO的快速發展，表面上看是一次由銅到光的高速互連架構轉換，但從測試與故障分析角度觀察，它更像是半導體產業再次提高系統整合複雜度後，重新定義驗證方法的一場工程變革。

宜特目前也開始將可靠度與故障分析能力結合客製化測試介面，希望針對不同CPO與光電整合架構建立更適合的量測環境。沈士雄指出，當介面標準逐步明朗後，標準化可

以讓驗證有所依循，但實際產品仍可能需要一定程度的客製化測試介面，才能把光與電的量測真正串接起來。因此，CPO下一階段是否能由少量高階應用邁向大規模部署，除了交換器頻寬與每bit功耗之外，良率、測試時間、可靠度與失效分析能力將同樣成為關鍵指標。越昂貴、整合度越高的封裝，就越沒有容許最後才發現錯誤的空間。2m



CPO大量生產的真正挑戰，在於各個整合階段都必須達到零失誤