

從材料晶體結構強化先進封裝

EBSD精準解析掌握封裝可靠度

李昀達/張友同

隨著先進製程的發展，晶片尺寸已經接近1奈米的物理極限，摩爾定律正步入尾聲，而先進封裝技術已成爲下一個關鍵發展方向。尤其是具備高度晶片整合能力的異質整合封裝技術，已成爲超越摩爾定律的重要技術之一。近期，各國都在擴大先進晶片封裝的能力，包括韓系大廠重金挖角對手，期望能在CoWos(Chip on Wafer on Substrate)和InFO/InFO-PoP(Integrated Fan-out/Integrated Fan-out-package-on-package)等先進封裝技術中彎道超車。

同時，ChatGPT也帶動了高階人工智慧(AI)晶片的封裝需求，中系主要晶片封裝與測試企業，也努力透過異質整合的先進封裝技術，提升高效運算(High Performance Computing, HPC)與儲存方面的能力。而台系主要半導體封測大廠，早已布局FC-MCM(Flip-Chip-Multi-Chip-Module)、FOCoS(Fan-Out Chip on Substrate)和VIPack(Vertical Integrated Package)等技術，搶攻HPC和AI封裝市場。

但是，異質整合的先進封裝技術，也面

臨到許多可靠度上的疑難雜症，需要進行前期的驗證分析以確認研發品質。本文將從「先進封裝材料特性」面向切入，來探討晶體結構、缺陷和應變是如何影響先進封裝元件的性能和可靠度。又該如何利用現有工具來掌握這些先進封裝材料的特性？本文將以三大實際案例介紹晶體結構的先進分析利器EBSD。

EBSD精準解析晶體結構

所有的物質都是由「原子」組成，這些原子可以排列成不同的「晶體結構」，而這些結構決定了物質的特性。該如何解析晶體結構，就需要靠電子背向散射繞射(Electron Backscatter Diffraction, EBSD)這項利器。EBSD又稱電子背向散射繞射，是一種研究物質微觀結構的技術，它可以讓研究者像是用放大鏡一樣，分析材料的晶體結構、晶界和異質材料界面，但更加精確和詳細，進而幫助客戶優化材料的選擇和製程改良。EBSD技術的應用範圍相當廣泛，例如金屬、陶瓷、材料科學、工程、電子領域，尤其在半導體製程中，藉以研究晶體結構、缺陷和應變

等問題，對進一步提高半導體元件的性能和可靠度有絕對的幫助。

EBSD是一種在電子顯微鏡(EM)中使用的非破壞性分析技術。EBSD是將高能電子束射入樣品表面，與樣品表面的晶格產生交互作用後，電子會反彈回來，並在螢光屏上形成特定的花紋圖樣，即所謂的菊池線圖。從反射圖案中，可獲得樣品微觀結構的資訊。通過資料庫比對，即可將樣品晶粒的相對位置在空間中進行作圖。因此，EBSD可提供準確的微觀晶體結構鑑定(圖1)。EBSD可以怎麼運用？以下是以宜特材料分析實驗室為例的應用實際三大案例分享。

案例一：從銅柱的晶粒尺寸/結構強度推測抗電遷移能力

銅柱(Copper Pillar)是一種封裝技術，廣泛應用於半導體晶片和封裝基板之間的連接，如3D IC封裝和FCBGA(Flip Chip Ball Grid Array)封裝。這種技術使用細小的銅柱代替傳統的導線，以提高連接的密度和可靠度，並實現更高的I/O(Input/output)密度和更高的性能。EBSD分析技術可以提供銅柱晶體結構的定性分析，包括晶粒尺寸、晶格取向、晶界角度等資訊。這些數據可以用來推測銅柱的抗電遷移能力。

1.晶粒尺寸：晶粒尺寸越小，晶界密度就越大，因此電子的運動受到的阻礙也就越大，抗電遷移的能力就越好。

2.晶格取向： $\langle 111 \rangle$ 晶向的銅柱比 $\langle 100 \rangle$ 晶向的銅柱具有更好的抗電遷

移能力。這是因為在 $\langle 111 \rangle$ 晶向的銅柱中，晶界的面積更小，電子的運動

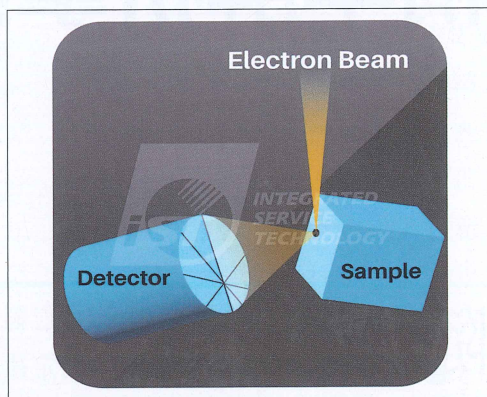


圖1 EBSD技術原理示意

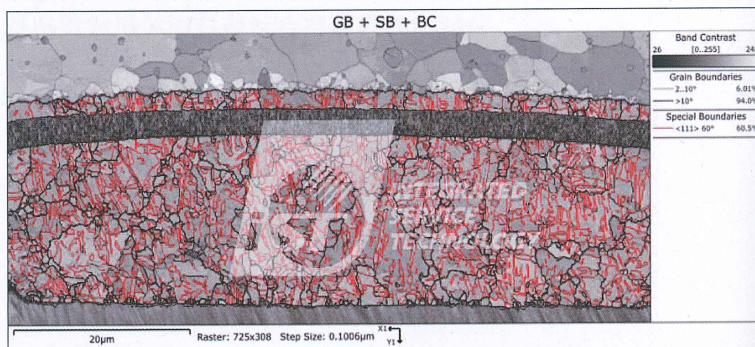


圖2 銅柱的晶界分布，包含大角度晶界(黑)、小角度晶界(淺灰)與孿晶界(紅)

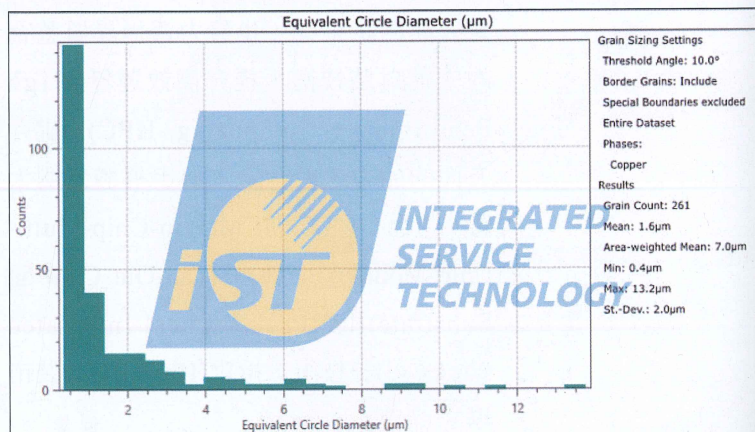


圖3 晶粒尺寸分布統計

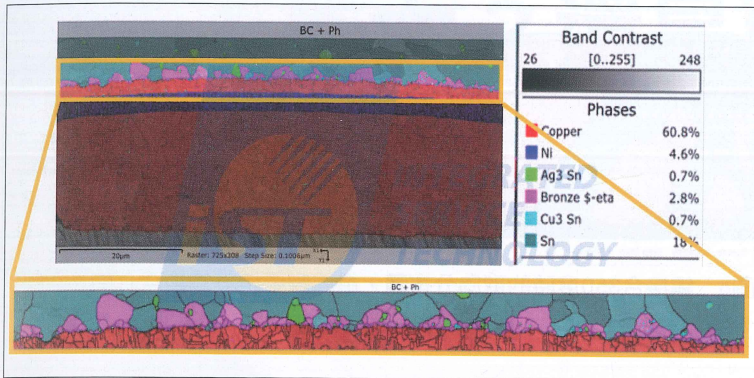


圖4 銅柱(含銅錫共晶層IMC)的相分布及其比例

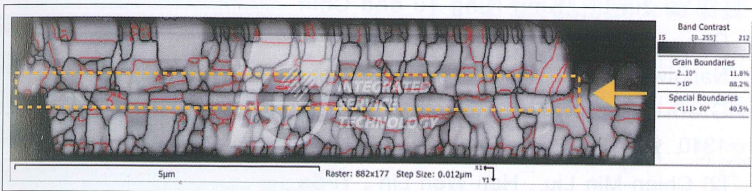


圖5 銅銅接合溫度150度時的晶界分布，虛線圈選處為銅接合介面

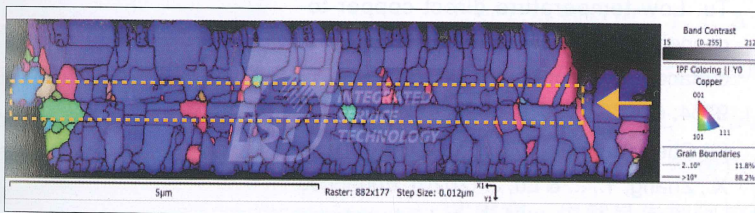


圖6 銅銅接合150度時的取向分布圖，虛線圈選處為銅接合介面

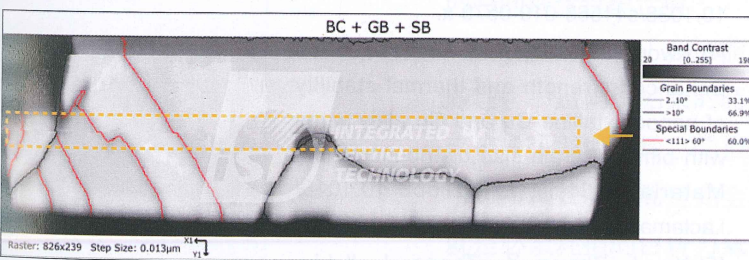


圖7 銅銅接合350度的晶界分布，虛線圈選處為銅接合介面

更加容易，因此電子在這種結構中遷移的能力更好。 $\langle 111 \rangle$ 或(111)是用來表示晶體方向與晶面的一種指數，稱為米勒指標(Miller Index)，是晶體學

(Crystallography)中用來確定固體中原子或離子排列方式的一種表示法。

3. 晶界角度：當晶界角度較小時，晶界處的應力更小，晶界也更加穩定。因此，可以預期晶界角度較小的銅柱具有更好的抗電遷移能力。圖2可得知晶界角度大於10度的比例為94%，表示其晶粒取向差異較大，可能較不利於抗電遷移。圖3為統計其銅柱晶粒尺寸的結果，其平均粒徑為 $1.6 \mu m$ ，粒徑及取向數據需要再進一步比對及分析。不過綜合兩個結果，意味著銅柱可能不具有較好的抗電遷移能力。宜特材料分析實驗室建議，研究者可根據這樣的結果，進一步採用高溫高濕(HTH)和恆電壓(HVM)等分析，測試其抗電遷移能力。

案例二：共晶層分析銅柱焊接品質

在銅柱焊錫接點中，銅和錫在共晶反應後完成焊接，而界面的共晶層(Intermetallic Compound, IMC)即是銅錫接合的關鍵。在良好的焊接過程中，銅錫會形成「表面能」較高的球狀結晶(Cu_6Sn_5)。然而，隨著迴焊溫度增加或使用時間增長，接點中的介面會形成劣化的柱狀結晶(Cu_3Sn)，這會降低接點的強度和可靠度。因此，宜特材料分析實驗室建議，觀察銅錫界面的共晶層分布以比較接點強度，進而確認焊接品質是否良好。如圖4所示，銅錫共晶層的相分別為桃紅色的 Cu_6Sn_5 ，以及天藍色的 Cu_3Sn ，其相分

布狀況與比例，可作為評估機械性質的參考。

案例三：銅銅接合介面觀察樣品機械強度及抗電遷移性

隨著製程技術的進步，晶片尺寸的縮小、運算能力的增加，以及連接器接點數量的增多，導致傳統使用焊錫作為高密度接點的方式達到極限。微縮焊錫不僅結構強度不足，而且散熱性和抗電遷移能力也不足以應付需求。因此，銅-銅接合逐漸成為先進封裝的熱門技術。

在銅銅接合的方法中，奈米孿晶銅的孿晶界可增加機械強度及降低電遷移的風險，且具有良好的導電性質。因為銅原子在 $\langle 111 \rangle$ 面上的密度最高，該面擁有其他面數千倍的擴散速率。這種方法可以在較低的溫度或短時間內快速接合，進而避免高熱溫度對異質整合的影響，以提高良率。而藉由EBSD分析其晶粒取向(Orientation)資訊，就可以提早掌握產品機械強度及發生電遷移的風險。

從圖5和圖6可以看出，即使是以低溫快速接合，但上下兩個銅墊片(Cu pad)仍未互相擴散，雖其優選取向為 $\langle 111 \rangle$ ，具較佳的抗電遷移能力，但仍然可以明顯觀察到介面，這意味著機械強度較弱，介面有分離的風險。而圖7和圖8顯示，雖然銅墊片間的介面消失，表示其具較佳的機械強度，但優選取向結果顯示其可能不具優異的抗電遷移性質。

(本文作者皆任職於宜特科技，李昀達為材料分析工程處課長；張友同為資深工程師)

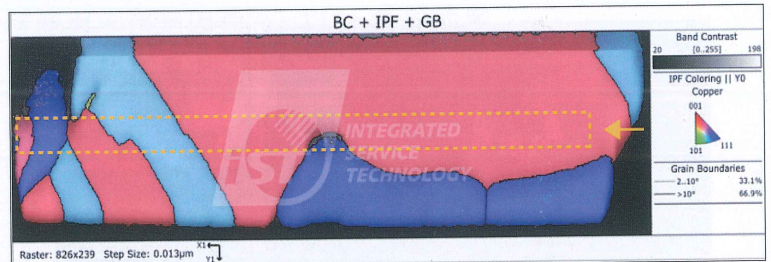


圖8 銅接合350度時的取向分布圖，虛線圈選處為銅接合介面

參考資料

- [1] Yu-Jin Li , King-Ning Tu and Chih Chen . Tensile Properties of $\langle 111 \rangle$ -Oriented Nanotwinned Cu with Different Columnar Grain Structures. *Materials* 2020, 13, 1310.
- [2] Chien-Min Liu , Han-Wen Lin , Yi-Sa Huang , Yi-Cheng Chu , Chih Chen , Dian-Rong Lyu , Kuan-Neng Chen & King-Ning Tu. Low-temperature direct copper-to-copper bonding enabled by creep on (111) surfaces of nanotwinned Cu. *Sci. Rep.* 5, 9734; doi: 10.1038/srep09734 (2015).
- [3] Chen, Y., Tong, Y., Lu, Y., Chen, Y., Liu, X., Zhang, Y., ... & Lu, J. (2020). Enhanced strength and ductility in a high-entropy alloy via ordered oxygen complexes. *Nature Materials*, 19(11), 1351-1358. doi: 10.1038/s41563-019-0579-x.
- [4] Kwon, O., Park, J., & Kim, H. (2013). Enhanced strength and thermal stability of nanocrystalline Cu and Cu alloy wires with bimodal grain size distribution. *Acta Materialia*, 61(1), 71-80. doi: 10.1016/j.actamat.2012.09.003.
- [5] Xu, J., Zhang, X., Zhang, J., & Liu, Y. (2010). Improved electromigration resistance in nanocrystalline copper interconnects with a bimodal grain size distribution. *Microelectronics Reliability*, 50(3), 391-396. doi:10.1016/j.microrel.2009.10.004.