

尤其可靠度測試要求的目標溫度在125°C，遠高於桌上型電腦的70°C，通常125°C時晶片功耗牆已處於解鎖狀態，故一不小心極可能造成晶片高溫燒毀。因此，當如此高功耗的IC進行高溫可靠度測試時，測試系統必須提供更快速的熱消散能力。

該可靠度驗證實驗室的解法是，利用更高效的液態冷卻控制調節系統(Liquid Cooling System)，搭配客製化液態循環測試座(Socket)(圖2)，此系統利用液態熱交換速率優於氣態的特性，以及即時監控晶片溫度與調節液態流速等方法，穩定控制超高功耗AI晶片產生的熱能，成功收集可靠度實驗數據。

測試電路板電源層超前模擬 免去生產組裝後效能不符

AI晶片採用先進製程，超低的工作電壓已來到1V以下。然而，當高電流經過電路板走線時，容易在電路板上產生由低到高的壓降(DC IR Drop)(圖3)，IR Drop將壓低原本已超低的工作電壓，容易使得AI晶片因電源電壓餘裕度(Power Voltage Margin)不足而失效。

此外，當IC Power抽載大電流時，也會產生各種頻率的Simultaneous Switching Noise(SSN)。

而電路板的電源層阻抗(Power Plane Impedance)，在各種不同抽載頻率下，因本身布線(Layout)因素可能反映出高低不一的阻抗值(圖4)，當阻抗值在某個頻率下超越目標值時，就會造成嚴重雜訊(Power AC Noise)與漣波，也會使得AI晶片因電源雜訊餘裕度(Power Noise Margin)不足而失效。

該如何解決以上的問題？以該可靠度實驗室為例，目前有許多布線輔助設計工具，可以在可靠度電路板設計初期，經由軟體分析模擬，調整電源走線長短寬窄、灌孔點大小與數目、解耦合(Decoupling)電容值與放置位置等，改善IR Drop與Power Plane

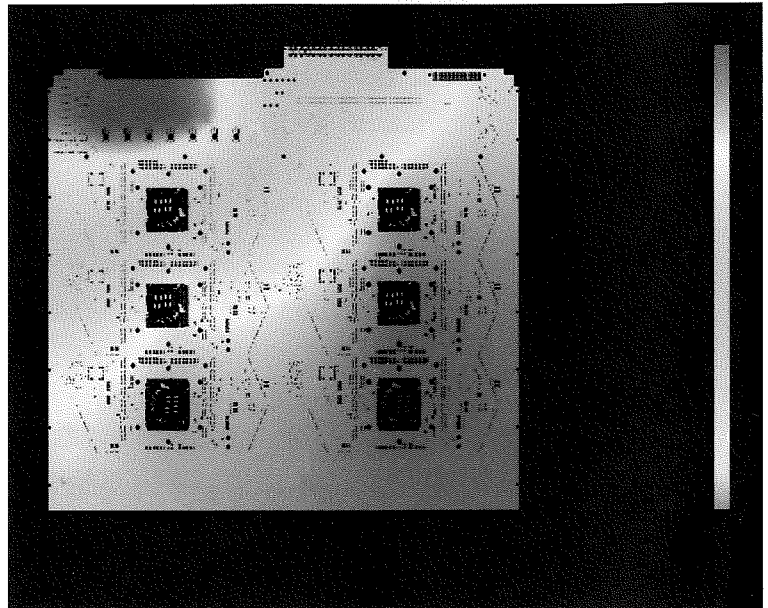


圖3 IR Drop模擬

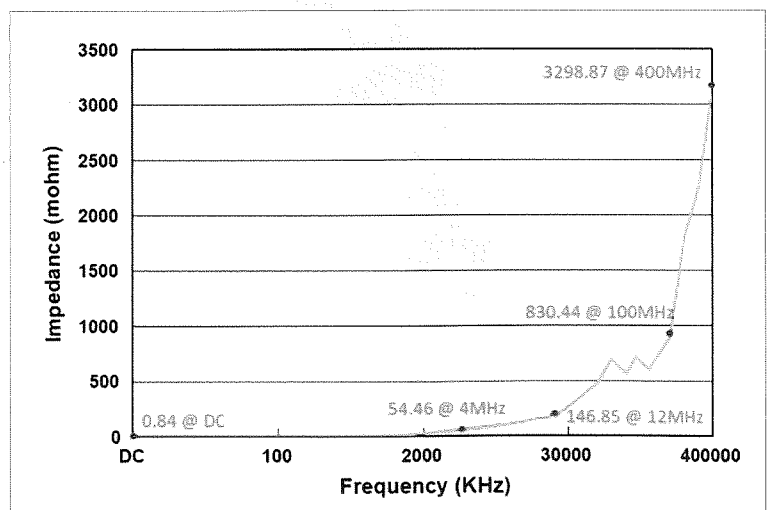


圖4 電源層阻抗模擬