

圖1 異質整合晶片

異質整合挑戰：熱消散路徑複雜化

異質整合 (Heterogeneous Integration) 是 AI 晶片一項重要的趨勢，為了加快不同晶片間的傳輸頻寬，不同製程的晶片會被整合在一個封裝內，常見如 HBM/Sensor/MEMS/Antenna 等，經由 TSV/RDL/Bump/Interposer 等製程手法，讓各個晶片並排或堆疊起來 (圖 1)，這將大幅提升異質晶片間的資料傳遞效率，並使耗電量更低。

但是，越複雜的堆疊架構，將使熱產生與熱消散路徑複雜化，例如較大功耗晶片

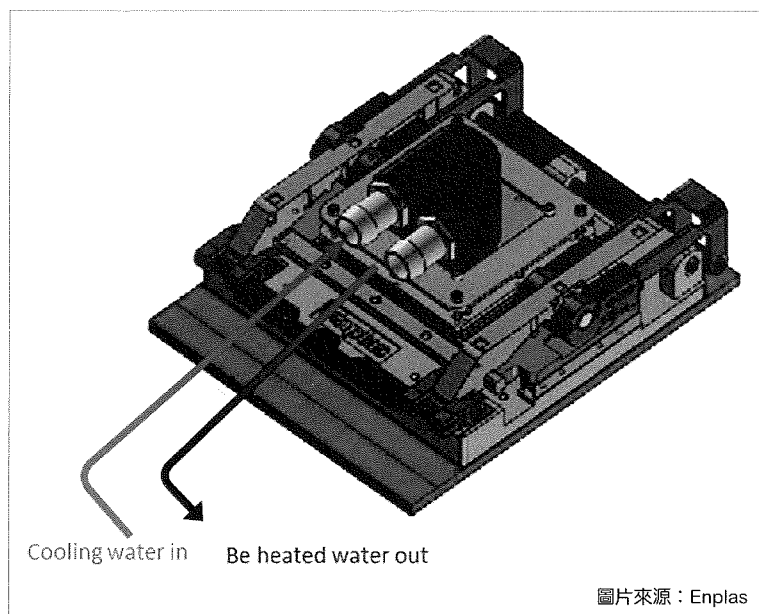
不一定位在封裝中心位置，各個晶片厚度可能不盡相同，將使得晶片產生的熱消散與熱感測方式不同於傳統封裝，因此如何在可靠度測試時正確量測與監控晶片溫度變得更加複雜。

綜上所述，如何面對熱消散與熱平衡能力、測試系統的電壓極限、以及異質整合的熱消散路徑複雜化，是在執行可靠度設計驗證時，必須克服的挑戰。對此，本文提出以下建議。

液態冷卻系統穩定控制高功耗 AI 晶片產生熱能

散熱設計功率 (Thermal Design Power, TDP) 是 CPU 晶片對主機板「散熱能力」的要求規格，目前桌上型電腦 CPU 的 TDP 規格最高在 150 瓦左右；而電競玩家為了維持 CPU 長時間高效高頻工作，往往會升級主機板、散熱片、風扇等等配件，使得升級後的系統散熱能力高於 TDP 要求，讓 CPU 能長時間高頻工作，而不會發生過熱降頻甚至休眠等問題。

但是伺服器及 HPC 等雲端 AI 晶片，當前 TDP 規格已達 200W 以上超高發熱功耗。而晶片因封裝結構與材料等因素，已難以使用空氣對流當散熱媒介，將晶片 Junction 溫度控制在目標值。



圖片來源：Enplas

圖2 液態冷卻系統